**Final Project**

By Natouch Srikiatden 6531314921, Tantorn Dhippayom 6530187321

1. **Module system(input wire [7:0] sw, input btnU, input reset, output wire hsync, vsync, output [11:0] rgb, output wire RsTx, output wire RsRx\_2, input wire RsRx, input clk)**: รับค่า sw 8 บิต, btnU สำหรับ reset, สัญญาณ sync (hsync และ vsync), RGB สี 12 บิตสำหรับแสดงผล, RsTx/RsRx สำหรับสื่อสารกับพอร์ต Serial, และ clk ที่ใช้ในการประมวลผล
2. **Module baudrate\_gen(input clk, output reg baud)**: ใช้ในการสร้างสัญญาณ Baud Rate โดยใช้ parameter counter เป็นตัวกำหนด
3. **Module singlePulser** **(output reg q, input enable, input clk)**: แปลงสัญญาณ enable ให้เกิดเพียง 1 คลื่นสัญญาณแม่นยำต่อตัว clock cycle
4. **Module uart\_tx** **(input clk, input [7:0] data\_transmitted, input ena, output reg sent, output bit\_out)**: ส่งข้อมูล 8 บิตผ่าน UART, bit\_out เป็นสัญญาณส่งออก, และ sent เป็นตัวบ่งบอกว่าข้อมูลส่งครบแล้ว
5. **Module uart\_rx** **(input clk, input bit\_in, output reg received, output reg [7:0] data\_out)**: รับข้อมูล 8 บิตผ่าน UART, bit\_in เป็นสัญญาณเข้า, และ data\_out เก็บข้อมูลที่รับมา
6. **Module uart** **(input baud, input RsRx, output RsTx, output [7:0] data\_out, output received)**: สื่อสาร UART ครบวงจรทั้งรับและส่งข้อมูล, RsRx/RsTx ใช้สำหรับสื่อสาร
7. **Module vga\_controller** **(input clk\_100MHz, input reset, output video\_on, output hsync, output vsync, output p\_tick, output [9:0] x, output [9:0] y)**: ควบคุมการแสดงผล VGA โดยกำหนดตำแหน่ง pixel ปัจจุบัน (x, y)
8. **Module ascii\_test** **(input clk, input reset, input we, input [7:0] data, input video\_on, input [9:0] x, input [9:0] y, output reg [11:0] rgb)**: ใช้ทดสอบแสดงผล ASCII character บนจอ VGA
9. **Module ascii\_rom** **(input clk, input wire [10:0] addr, output reg [7:0] data)**: เก็บข้อมูล ASCII character สำหรับแสดงผล